

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 6 月 30 日 (30.06.2005)

PCT

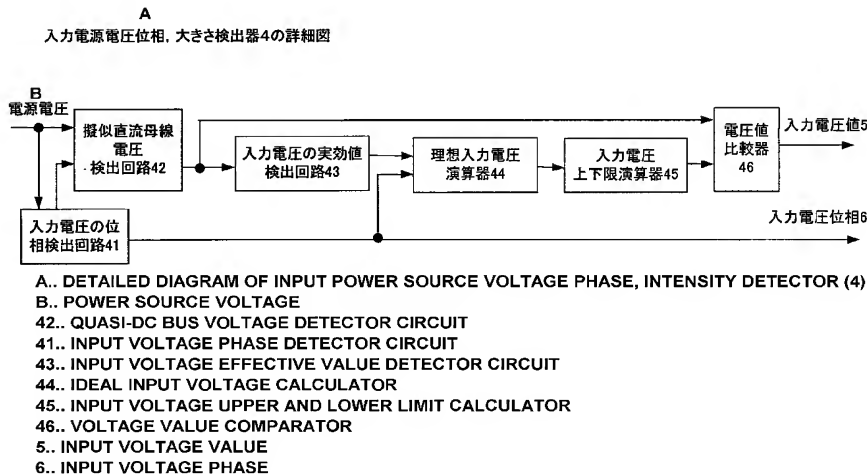
(10) 国際公開番号
WO 2005/060080 A1

- (51) 国際特許分類⁷: H02M 5/297 [JP/JP]; 〒8060004 福岡県北九州市八幡西区黒崎城石 2 番 1 号 Fukuoka (JP).
- (21) 国際出願番号: PCT/JP2004/018802
- (22) 国際出願日: 2004 年 12 月 16 日 (16.12.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2003-422142
2003 年 12 月 19 日 (19.12.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社
安川電機 (KABUSHIKI KAISHA YASKAWA DENKI)
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 山本 栄治 (YAMAMOTO, Eiji). 原 英則 (HARA, Hidenori). 江口 公一 (EGUCHI, Kouichi).
- (74) 代理人: 小栗 昌平, 外 (OGURI, Shohei et al.); 〒1076013 東京都港区赤坂一丁目 1 番 3 2 号 アーク森ビル 1 3 階 栄光特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,

[続葉有]

(54) Title: PWM CYCLOCONVERTER INPUT VOLTAGE DETECTION METHOD AND DEVICE

(54) 発明の名称: PWMサイクロコンバータの入力電圧検出方法および装置



(57) Abstract: There are provided a method and a device for detecting input voltage of a PWM cycloconverter which can continue stable operation even when a sudden fluctuation occurs in a power source voltage. The PWM cycloconverter includes: an input power source voltage phase detector (41) for detecting the phase of a 3-phase AC power source; a quasi-DC bus voltage detector (42) for detecting the intensity of the 3-phase AC power source; an input voltage upper and lower limit calculator (43) for calculating upper and lower limits of the input voltage according to the output of the quasi-DC bus voltage detector; and voltage comparator (46) for comparing the voltage value detected by the quasi-DC bus voltage detector to the upper and lower limits calculated by the input voltage upper and lower limit calculator. The output of the voltage comparator is adjusted so that the voltage value detected by the quasi-DC bus voltage detector is within the upper and lower limits calculated by the input voltage upper and lower limit calculator.

(57) 要約: PWMサイクロコンバータにおいて、電源電圧に急激な変動が発生した場合でも、安定して運転を継続できるPWMサイクロコンバータの入力電圧検出方法および装置を提供する。PWMサイクロコンバータにおいて、三相交流電源の位相検出する入力電源電圧位相検出器41と三相交流電源の大きさを検

[続葉有]

WO 2005/060080 A1



LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

出する擬似直流母線電圧検出器42と擬似直流母線電圧検出器の出力から入力電圧の上下限を演算する入力電圧上下限演算器43と擬似直流母線電圧検出器で検出された電圧値と入力電圧上下限演算器で演算された上下限値を比較する電圧比較器46を有し、擬似直流母線電圧検出器で検出された電圧値を入力電圧上下限演算器で演算された上下限値以内になるように電圧比較器の出力を調整する。

明 細 書

PWMサイクロコンバータの入力電圧検出方法および装置

技術分野

[0001] 本発明は、交流電源から任意の周波数へ出力変換可能な電力変換装置の制御方法および装置に関し、特にパルス幅変調(PWM)制御方式を用いたPWMサイクロコンバータの制御方法および装置に関するものである。

背景技術

[0002] 従来の、PWMサイクロコンバータの入力電圧検出方法としては、例えば、特許文献1に開示の「PWMサイクロコンバータおよびその制御方法」が挙げられる。通常、PWMサイクロコンバータでは欠相、停電、電源不平衡などの入力電源に異常が発生した場合、ゲートブロックにより双方向スイッチング素子をオフにして運転を停止するようにしているが、特許文献1は、特に瞬停などによる電源異常時に運転を停止した場合、復電後に速やかに運転を継続できるようにするものである。図14は特許文献1に開示のPWMサイクロコンバータの瞬時電圧位相を計算する計算フロー図である。PWMサイクロコンバータの電源異常時には、入力電圧の瞬時値より位相計算が行われるが、図14に示すように、電源1周期 360° を 30° 単位に12分割して、先ず、位相区間1と区間2を判別するには、入力電圧 V_r の正負を判別し、 $V_r \geq 0$ ならば、 V_s の正負を判別する。 $V_s \geq 0$ ならば、次に、 $V_r - V_s$ の正負を判別する。その結果 $V_r - V_s \geq 0$ ならば、区間1と判定し、 $V_r - V_s < 0$ ならば区間2となる。同様に残りの区間も V_r 、 V_s 、 V_t の大小関係から全て求めることができる。このようにして得られる瞬時位相を用いて、瞬停時のゲートブロックが復電後に解除されるまでの間の突入電流を回避するようにタイミング制御を行っている。

[0003] 一方、電源異常時のゲートブロックによって生ずる、大きなサージ電圧に対する保護対策等としては、例えば、特許文献2に開示の「PWMサイクロコンバータの保護装置およびその保護方法」を1例として挙げることができる。図15はそのPWMサイクロコンバータの保護装置の構成図であり、電源電圧検出部122は電源電圧を入力して、電源電圧の位相と電源電圧の瞬時値を出力し、コントローラ123は片方向スイッチ

群103〜120のゲート信号 $G1_{xy}$ 、 $C1_{yx}$ ($x=r, s, t, y=u, v, w$)を作成する。

[0004] 一方、故障検出手段として電圧情報検出部130が r, s, t 相の最大値、最小値を検出して入力異常を判断すると、保護ゲート信号発生部150は入力電圧情報に基づいて保護処理用ゲート信号 $G2_{xy}$ 、 $G2_{yx}$ を作成し、ゲート信号合成部124より $G1$ ($G1_{xy}$ 、 $G1_{yx}$)、と $G2$ ($G2_{xy}$ 、 $G2_{yx}$)の論理和を出力してゲートドライバ125により18個の片方向スイッチ103〜120をオン・オフ制御するものである。

[0005] これによって、運転異常時にPWMサイクロコンバータを遮断する場合等に、出力側が開放になっても、例えば、保護用のゲート信号 $G2$ によって選択的に片方向スイッチの一部をオンさせ、疑似的にインバータ主回路の回生回路と同様な動作状態を現出させることによって、出力側のサージ電圧を入力側へ回生させる等の処理により遮断時の保護処理を行うことができる。

特許文献1:特開2003-309974号公報(第3〜4頁、図9)

特許文献2:特開2000-139076号公報(第4〜5頁、図1)

発明の開示

発明が解決しようとする課題

[0006] しかしながら、特許文献1、特許文献2等の従来のPWMサイクロコンバータの入力電圧検出方法は、入力電圧の瞬時値を用いていたため、入力電圧に共振や瞬時短絡が発生した場合、出力電圧演算に誤差を生じ、実際に出力される電圧と指令電圧が異なるという問題があった。

[0007] 本発明はこのような問題点に鑑みてなされたものであり、入力電圧の急激な変動に対して、安定して運転を継続できるPWMサイクロコンバータの入力電圧検出方法およびそのための装置を提供することを目的とする。

課題を解決するための手段

[0008] 上記問題を解決するため、請求項1記載の発明は、PWMサイクロコンバータの入力電圧検出方法に係り、三相交流電源の各相と三相出力の電力変換器の各相とを電流が一方向だけ流せる片方向半導体スイッチを2個組合わせた構成で、且つ、各々が独立にオンオフできる構成とする双方向半導体スイッチで直接接続する電力変換器であるPWMサイクロコンバータの入力電圧検出方法において、三相交流電源

の位相を検出し、前記三相交流電源と前記検出した入力電源電圧の位相より前記三相交流電源の大きさを最大値と最小値の差で表す疑似直流母線電圧として検出し、前記検出された疑似母線電圧の実効値と前記入力電圧の位相より入力電圧の理想値を演算し、前記演算された入力電圧の理想値に対して上下限の許容幅を演算し、前記疑似直流母線電圧の検出された電圧値と前記演算された上下限の許容幅を比較し、前記疑似直流母線電圧の検出された電圧値が前記演算された上下限の許容幅以内になるようにすることを特徴としている。

[0009] 請求項2記載の発明は、請求項1記載のPWMサイクロコンバータの入力電圧検出方法において、前記検出された疑似直流母線電圧と前記検出された入力電源電圧の位相から前記三相交流電源の入力電圧の異常を検出することを特徴としている。

[0010] 請求項3記載の発明は、PWMサイクロコンバータの入力電圧検出装置に係り、三相交流電源の各相と三相出力の電力変換器の各相とを電流が一方向だけ流せる片方向半導体スイッチを2個組合わせた構成で、且つ、各々が独立にオンオフできる構成とする双方向半導体スイッチで直接接続する電力変換器であるPWMサイクロコンバータの入力電圧検出装置において、三相交流電源の位相を検出する入力電源電圧位相検出器と、前記三相交流電源と前記入力電源電圧位相検出器により検出した位相より前記三相交流電源の大きさを最大値と最小値の差で表す疑似直流母線電圧として検出する疑似直流母線電圧検出器と、前記疑似母線電圧の実効値と前記入力電圧の位相より入力電圧の理想値を演算する理想入力電圧演算器と、前記演算された入力電圧の理想値に対して上下限の許容幅を演算する入力電圧上下限演算器と、前記疑似直流母線電圧検出器で検出された電圧値と前記入力電圧上下限演算器で演算された上下限の許容幅を比較する電圧比較器と、を有し、前記疑似直流母線電圧検出器で検出された電圧値が前記入力電圧上下限演算器により演算された上下限の許容幅以内になるように前記電圧比較器の出力を調整することを特徴としている。

[0011] 請求項4記載の発明は、請求項3記載のPWMサイクロコンバータの入力電圧検出装置において、前記疑似直流母線電圧検出器の出力と前記入力電源電圧位相検出器の出力から前記三相交流電源の異常を検出する電源異常検出器を具備して入

力電圧の異常を検出することを特徴としている。

発明の効果

- [0012] 請求項1記載の発明によれば、疑似直流母線電圧の検出された電圧値と演算された上下限の許容幅を比較し、疑似直流母線電圧の検出された電圧値が前記演算された上下限の許容幅以内になるようにするので、入力電圧の急激な変動に対して、安定して運転を継続できるPWMサイクロコンバータの入力電圧検出方法を提供することができる。
- [0013] また、請求項2記載の発明によると、疑似直流母線電圧と検出された入力電源電圧の位相から三相交流電源の入力電圧の異常を検出するので、PWMサイクロコンバータの主回路部品を破壊に至るような入力電圧の急激な変動に対しては、即座に入力電源電圧の異常を検出することができる入力電圧検出方法を提供することができる。
- [0014] 請求項3記載の発明によれば、疑似直流母線電圧検出器で検出された電圧値と入力電圧上下限演算器で演算された上下限の許容幅を比較する電圧比較器を有し、この電圧比較器が、前記疑似直流母線電圧検出器で検出された電圧値を前記入力電圧上下限演算器により演算された上下限の許容幅以内になるように調整するので、入力電圧の急激な変動に対して、安定して運転を継続できるPWMサイクロコンバータの入力電圧検出装置を提供することができる。
- [0015] また、請求項4記載の発明によると、疑似直流母線電圧検出器の出力と入力電源電圧位相検出器の出力から三相交流電源の異常を検出する電源異常検出器を具備するので、入力電圧の異常を検出するPWMサイクロコンバータの主回路部品を破壊に至るような入力電圧の急激な変動に対しては、即座に入力電源電圧の異常を検出することができる入力電圧検出装置を提供することができる。

図面の簡単な説明

- [0016] [図1]本発明に係るPWMサイクロコンバータの入力電圧検出方法のブロック図である。
- [図2]図1に示す入力電源電圧位相、大きさ検出器の詳細ブロック図である。
- [図3]図1に示す入力電圧の瞬時値と、疑似直流母線電圧と入力電圧位相の関係を

示す図である。

[図4]図3に示す区間1の入力電圧を拡大した波形図である。

[図5]図3に示す擬似直流母線電圧を用いた出力電圧の発生方法を示す波形図である。

[図6]1つの三相電源に複数の電力変換装置とその負荷が接続された状態を示す接続図である。

[図7]図3に示す電源電圧が歪んだ状態を示す波形図である。

[図8]図3に示す電源電圧の歪んだ状態を示す波形図である。

[図9]図8に示す電源歪みが発生した場合の擬似直流母線電圧の波形図である。

[図10]図2に示す入力電圧上下限演算器で演算される上限電圧値、下限電圧値の波形図である。

[図11]図8に示す電源歪みが発生した場合に電圧値比較器によって上下限值が制限された入力電圧値の波形図である。

[図12]本発明の第2の実施形態に係るPWMサイクロコンバータの入力電圧検出方法のブロック図である。

[図13]従来のPWMサイクロコンバータの入力電源電圧位相、大きさ検出器の内部ブロック図である。

[図14]従来のサイクロコンバータの瞬時電圧位相を計算する計算フローを示す図である。

[図15]従来のPWMサイクロコンバータの構成を示すブロック図である。

符号の説明

- [0017]
- 1 三相電源
 - 2 入力フィルタ
 - 3 双方向スイッチ群
 - 4 入力電源電圧位相、大きさ検出器
 - 5 入力電圧値
 - 6 入力電圧位相
 - 7 制御コントローラ

8 駆動回路
9 電源電圧異常信号
11 サイリスタ用入力フィルタ
12 サイリスタ
13 PWMコンバータ用入力フィルタ
14 PWMコンバータ
15 インバータ
41 入力電圧の位相検出回路
42 擬似直流母線電圧検出回路
43 入力電圧の実効値検出回路
44 理想入力電圧演算器
45 入力電圧上下限演算器
46 電圧値比較器
47 入力電圧異常検出回路
S1～S9 双方向スイッチ
L1～L5 負荷
VR, VS, VT 入力電圧
VMAX 入力電圧最大値
VMIN 入力電圧最小値

発明を実施するための最良の形態

[0018] 以下、本発明の実施の形態について図を参照して説明する。

実施例 1

[0019] 図1は、本発明に係るPWMサイクロコンバータの入力電圧検出方法のブロック図である。

図1において、三相電源1と双方向スイッチS1～S9からなる双方向スイッチ群3の間には入力フィルタ2を具備し、双方向スイッチ群3の出力は負荷L1～L3に接続されている。入力フィルタ2と双方向スイッチ群3とでPWMサイクロコンバータの主回路を構成する。入力フィルタ2の入力側(一次側)から電圧を検出し、入力電源電圧位

相、大きさ検出器4により、PWMサイクロコンバータを制御するために必要な、入力電圧値5と入力電圧位相6を検出し、制御コントローラ7に入力される。制御コントローラ7では、双方向スイッチS1〜S9のスイッチング時間を演算し、駆動回路8に伝える。

[0020] 駆動回路8は、双方向スイッチS1〜S9を駆動する。なお、入力電源電圧位相、大きさ検出器4、制御コントローラ7、駆動回路8とによってPWMサイクロコンバータ制御器9を構成している。

[0021] 図2は図1に示す入力電源電圧位相、大きさ検出器の詳細ブロック図である。

図2において、入力は図1の中の電源電圧であり、出力は入力電圧値5と入力電圧位相6である。電源電圧から、入力電圧の位相検出回路41にて入力電圧位相6を検出する。

[0022] 入力電圧の位相検出回路41で求められた位相と電源電圧から、擬似直流母線電圧検出回路42により擬似直流母線電圧が検出される。擬似直流母線電圧は、入力電圧の実効値検出回路43にて入力電圧の実効値が演算され、この入力電圧の実効値と入力電圧位相6とから、理想入力電圧演算器44にて、入力電圧の理想値が演算される。

[0023] 入力電圧の理想値は、入力電圧上下限演算器45にて、入力電圧の理想値に対して、ある幅をもった上下限值が演算される。電圧値比較器46では、擬似直流母線電圧検出回路42から演算された擬似直流母線電圧と入力電圧上下限演算器45から演算された入力電圧の理想値に対して、ある幅をもった上下限値を比較し、入力電圧の理想値内に擬似直流母線電圧を制限し、入力電圧値5として出力する。

[0024] ここで、本発明が対象としているPWMサイクロコンバータの基本的な制御方法について図3〜5を用いて説明する。

図3は入力電圧の瞬時値と、擬似直流母線電圧と入力電圧位相の関係を示す波形である。図3中、入力電圧の項には、VR, VS, VTの三相電圧が示されている。次の入力電圧の最大値と最小値の項には、入力電圧の項で示された電圧のうち、最大の相を最大値VMAX、最小の相を最小値VMINとして示している。

[0025] 擬似直流母線電圧の項は、最小値VMINを基準電位として最小値VMINから見

た最大値VMAXを示している。擬似直流母線電圧は、電源周波数に対して、6倍の周波数を持った波形となる。また、次のVMAX-VMINは、一般的なダイオード整流形のインバータの整流後の直流母線電圧に相当するので、ここでは、擬似直流母線電圧と呼ぶことにする。入力電圧位相の項では、入力電圧との位相関係を示している。ここではVRの頂点を基準としているが、どこであってもかまわない。

[0026] 図4は図3に示す区間1の入力電圧を拡大した波形を示す図である。

図4に示すように微小時間(通常数十マイクロ秒〜数百マイクロ秒)においては、入力電圧の変化は非常に小さく、結果として擬似直流母線電圧もほぼ一定と考えることができる。もちろん微小時間の平均値を算出して、その値を擬似直流母線電圧としてもよい。

[0027] 図5は図3に示す擬似直流母線電圧を用いた出力電圧の発生方法を示す波形図である。図5において、最大値VMAX-最小値VMINで示す擬似直流母線電圧に対して、キャリア搬送波と電圧指令を比較し、電圧指令が大きい場合、出力線間電圧が出るように双方向スイッチS1〜S9をスイッチングする。擬似直流母線電圧は、一定ではないので、同じ電圧指令でも出力線間電圧の幅は異なる。

[0028] ここで、一般的なPWMサイクロコンバータの使用形態を考察すると、図6は1つの三相電源1に複数の電力変換装置とその負荷が接続された状態を示す接続図であるが、図6の例のように1つの電源に対して複数の電力変換機を接続していることは、一般によく見られる使用形態といえる。

[0029] 図6では、上段にPWMサイクロコンバータが接続され、中断にサイリスタ12、下段にPWMコンバータ14とインバータ15が共通の三相電源1に接続されている。各電力変換装置には、入力段にフィルタ(それぞれ入力フィルタ2, サイリスタ用入力フィルタ11, PWMコンバータ用入力フィルタ13)を具備し、出力に負荷(それぞれ負荷L1〜L3, サイリスタ負荷L4, インバータ負荷L5)がある。

[0030] このような接続形態では、各電力変換装置の入力段に具備したフィルタ回路構成と回路定数の組合せにより、入力電源電圧が歪む場合がある。

図7および図8は、電源電圧が歪んだ状態を示す波形である。

[0031] 図7では、電源の全周期にわたって歪みが発生した例であり、図8では電源一周期

のうち一部の期間に歪みが発生した例である。

図7のように全周期にわたって歪みが発生する要因としては、入力段に具備したフィルタ同士が共振する例が考えられる。図8のように一部の期間に歪みが発生する要因としては、各電力変換装置の電源投入時や、サイリスタ12の転流時の電源短絡、PWMコンバータ14のスイッチングなどが要因である。

[0032] 図13は本発明の図2の構成と比較するために示した従来のPWMサイクロコンバータの入力電源電圧位相、大きさ検出器4の内部ブロック図である。

従来例では、図13のように電源電圧から直接、入力電圧値5と入力電圧位相6を演算していた。従って、図13の場合には、図9に示す、図8で示された電源歪みが発生した場合の擬似直流母線電圧の波形のような歪みが発生する。図5で示したように、PWMサイクロコンバータの制御では、入力電圧の微小区間の擬似直流母線電圧の大きさと電圧指令から出力電圧を作成している。その際に、図9中の(A)で求めた擬似直流母線電圧では、入力電圧を実際より大きい値として検出し、図9中の(B)で求めた擬似直流母線電圧では、入力電圧を実際より小さい値として検出することになる。この結果、出力電圧は指令電圧に対して、(A)では小さく出力され、(B)では大きく出力されることになる。

[0033] これに対し、本発明では、図2に示されるように電圧値比較器46では、擬似直流母線電圧検出回路42から演算された擬似直流母線電圧と入力電圧上下限演算器45から演算された入力電圧の理想値に対して、ある幅をもった上下限値を比較し、入力電圧の理想値内に擬似直流母線電圧を制限し、入力電圧値5として用いる。図10に入力電圧上下限演算器45で演算される上限電圧値、下限電圧値の波形を示す。また、図11は、図8で示された電源歪みが発生した場合に電圧値比較器45によって上下限値が制限された入力電圧値5の波形を示す。これによって瞬時的な(A)、(B)等の歪みは吸収される。

[0034] なお、入力電圧上下限演算器45で演算される上下限値については、あらかじめ設定された固定値でも良いし、電源条件や同一電源に接続された電力変換装置による入力電圧の共振レベルに応じて、可変できるようにしてもよい。

実施例 2

[0035] 図12は本発明の第2の実施形態に係るPWMサイクロコンバータの入力電圧検出方法のブロック図である。

PWMサイクロコンバータの制御に用いる入力電圧値5は、電圧値比較器46によって、実際の入力電圧と異なる場合がある。電力変換装置の保護という観点から、例えば双方向スイッチS1〜S9の耐圧を超えるような入力電圧が印加された場合は、瞬時に運転を停止する必要がある。このため、擬似直流母線電圧検出回路42にて検出された入力電圧値を入力電圧異常検出回路47に入力し、入力電圧の異常を検出する。入力電圧異常検出回路47では、入力電圧の位相検出回路41で検出された位相から入力電源周波数を演算し、あらかじめ設定された上下限周波数を超えた場合、電源電圧異常信号9を出力する。

また、擬似直流母線電圧検出回路42で検出された電圧値に対してもあらかじめ設定された上下限電圧値を超えた場合、電源電圧異常信号9を出力する。

[0036] なお、入力電圧の位相検出回路41では、(1)三相電源のうち2相の電圧をトランスを介してコンパレータに入力し、位相周波数比較器(PFD)、フィルタ、電圧制御発振器(VCO)、カウンタを経て位相データとする方法や、(2)コンパレータの出力の矩形波のエッジからエッジまでをタイマーによって計測する方法、(3)入力電圧の瞬時値をAD変換してCPUに取り込み、ソフトウェアで位相を検出する方法等のいずれかを採用することで、入力電圧の位相を検出している。

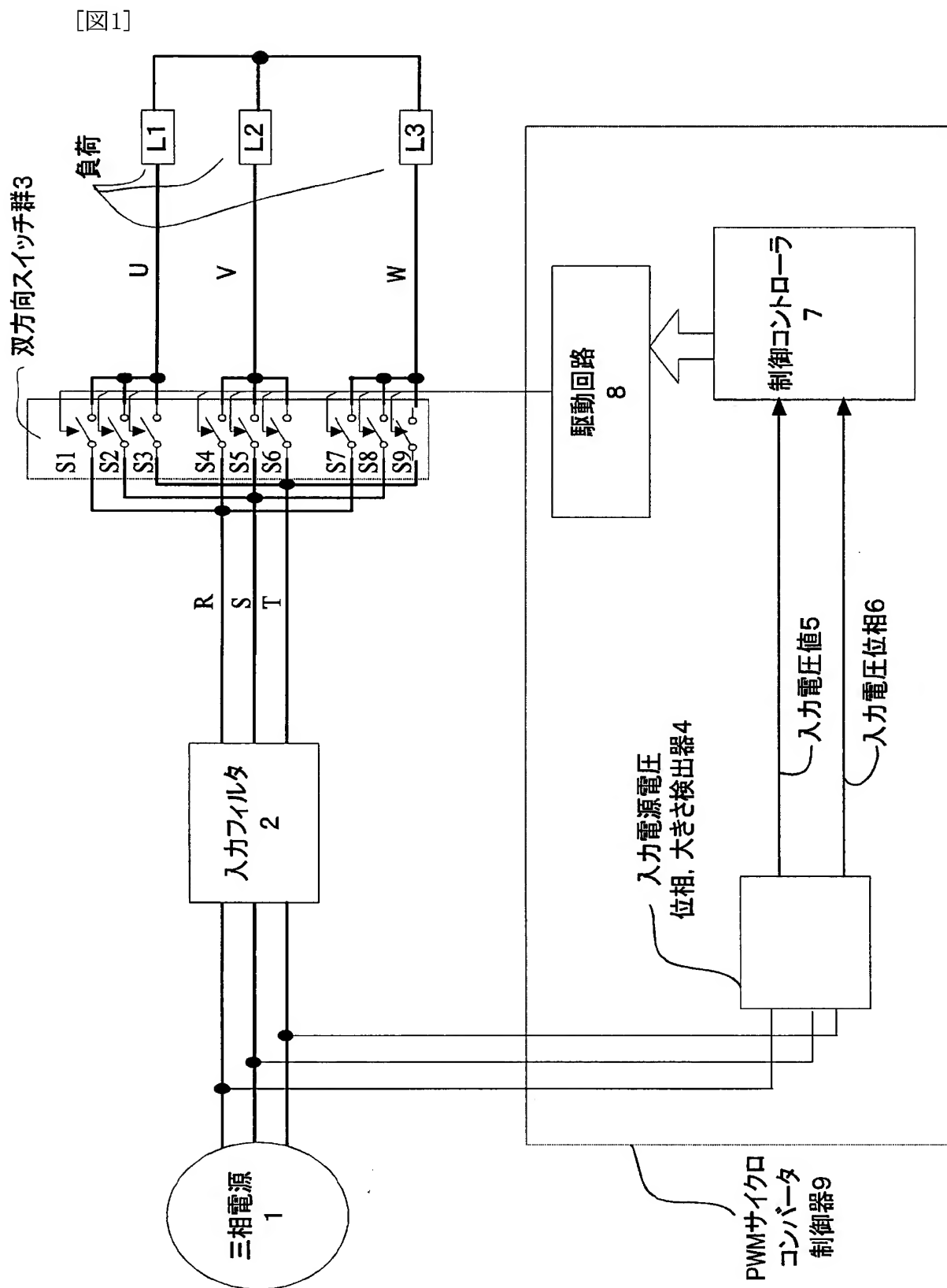
[0037] 本発明は、PWMサイクロコンバータの制御に必要な入力電圧検出において、入力電圧の急激な変動に対して、安定して運転を継続でき、かつPWMサイクロコンバータの主回路部品を破壊に至るような入力電圧の急激な変動に対しては、即座に入力電源電圧の異常を検出することができる。

請求の範囲

- [1] 三相交流電源の各相と三相出力の電力変換器の各相とを電流が一方向だけ流せる片方向半導体スイッチを2個組合わせた構成で、且つ、各々が独立にオンオフできる構成とする双方向半導体スイッチで直接接続する電力変換器であるPWMサイクロコンバータの入力電圧検出方法において、
- 三相交流電源の位相を検出し、前記三相交流電源と前記検出した入力電源電圧の位相より前記三相交流電源の大きさを最大値と最小値の差で表す疑似直流母線電圧として検出し、前記検出された疑似母線電圧の実効値と前記入力電圧の位相より入力電圧の理想値を演算し、前記演算された入力電圧の理想値に対して上下限の許容幅を演算し、前記疑似直流母線電圧の検出された電圧値と前記演算された上下限の許容幅を比較し、前記疑似直流母線電圧の検出された電圧値が前記演算された上下限の許容幅以内になるようにすることを特徴とするPWMサイクロコンバータの入力電圧検出方法。
- [2] 請求項1記載のPWMサイクロコンバータの入力電圧検出方法において、前記検出された疑似直流母線電圧と前記検出された入力電源電圧の位相から前記三相交流電源の入力電圧の異常を検出することを特徴とするPWMサイクロコンバータの入力電圧検出方法。
- [3] 三相交流電源の各相と三相出力の電力変換器の各相とを電流が一方向だけ流せる片方向半導体スイッチを2個組合わせた構成で、且つ、各々が独立にオンオフできる構成とする双方向半導体スイッチで直接接続する電力変換器であるPWMサイクロコンバータの入力電圧検出装置において、
- 三相交流電源の位相を検出する入力電源電圧位相検出器と、前記三相交流電源と前記入力電源電圧位相検出器により検出した位相より前記三相交流電源の大きさを最大値と最小値の差で表す疑似直流母線電圧として検出する疑似直流母線電圧検出器と、前記疑似母線電圧の実効値と前記入力電圧の位相より入力電圧の理想値を演算する理想入力電圧演算器と、前記演算された入力電圧の理想値に対して上下限の許容幅を演算する入力電圧上下限演算器と、前記疑似直流母線電圧検出器で検出された電圧値と前記入力電圧上下限演算器で演算された上下限の許容

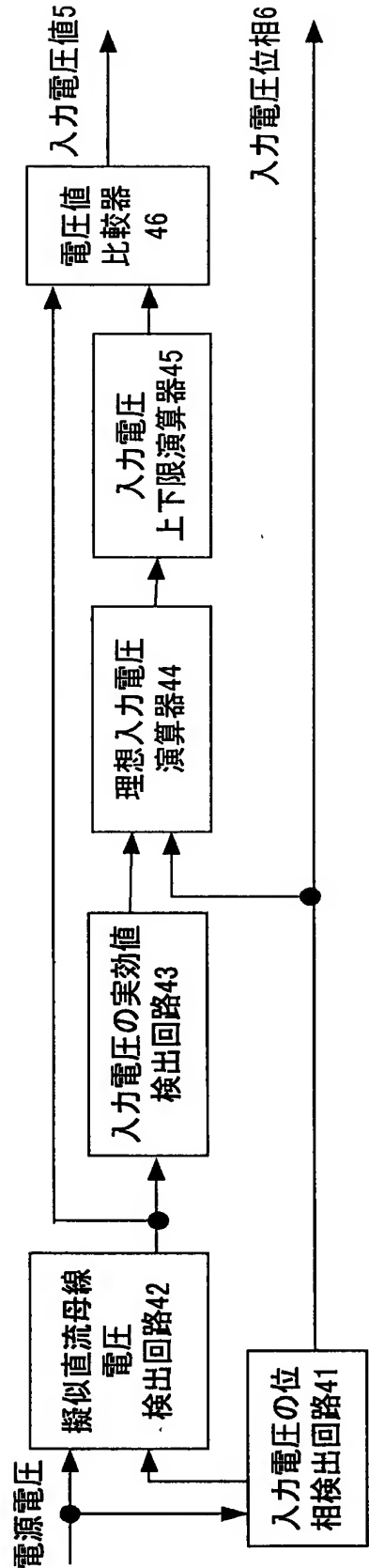
幅を比較する電圧比較器と、を有し、前記疑似直流母線電圧検出器で検出された電圧値が前記入力電圧上下限演算器により演算された上下限の許容幅以内になるように前記電圧比較器の出力を調整することを特徴とするPWMサイクロコンバータの入力電圧検出装置。

- [4] 請求項3記載のPWMサイクロコンバータの入力電圧検出装置において、前記疑似直流母線電圧検出器の出力と前記入力電源電圧位相検出器の出力から前記三相交流電源の異常を検出する電源異常検出器を具備して入力電圧の異常を検出することを特徴とするPWMサイクロコンバータの入力電圧検出装置。

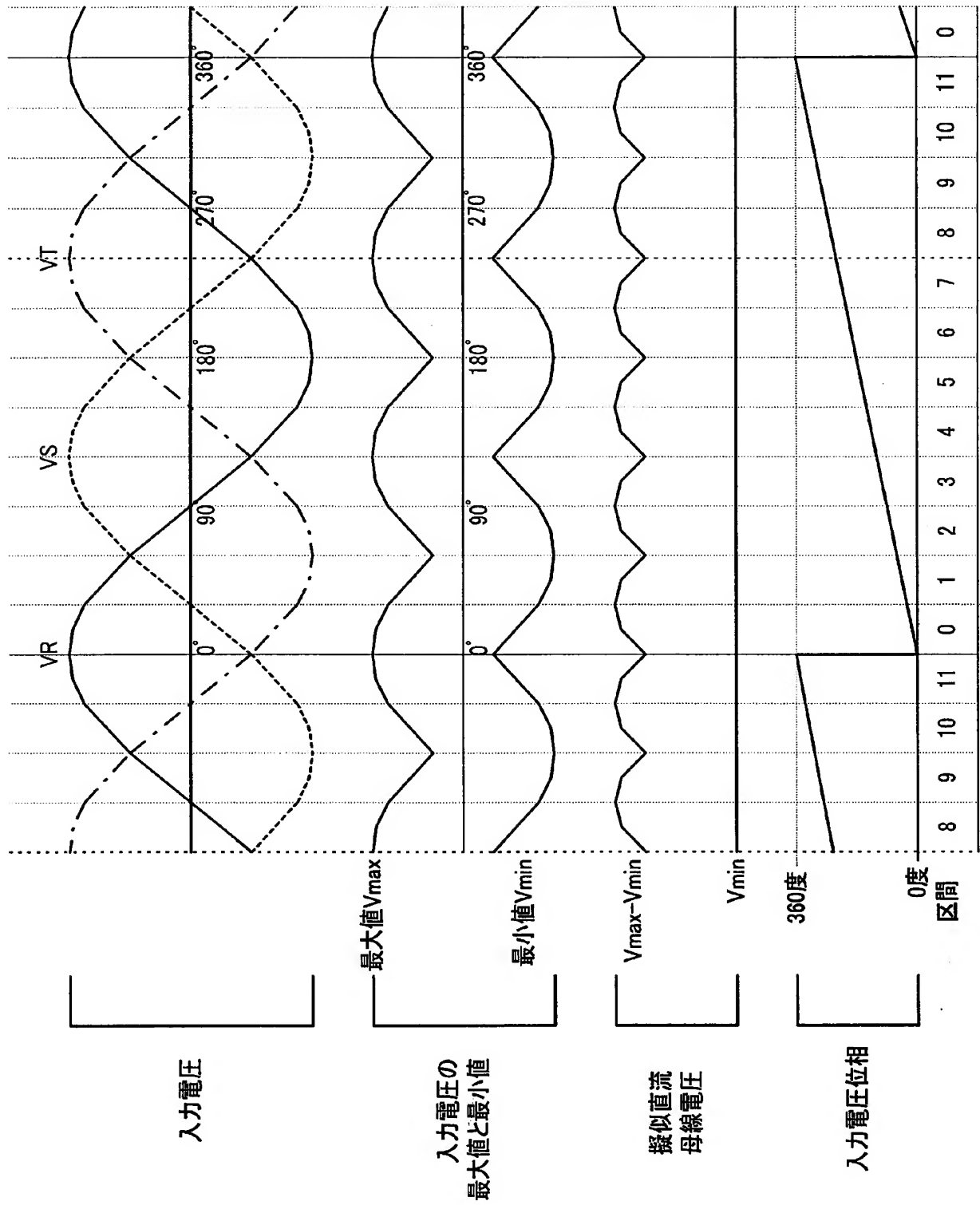


[図2]

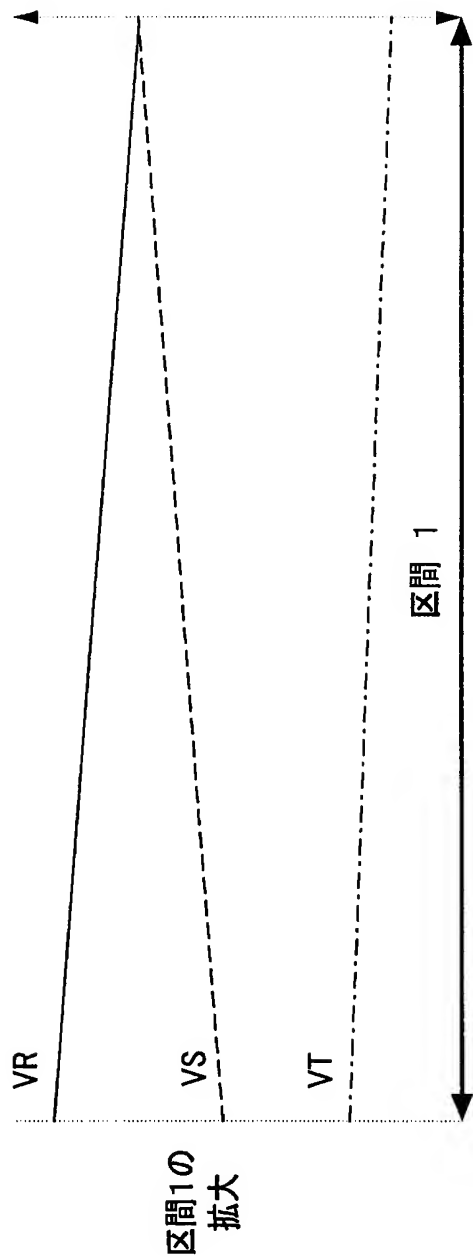
入力電源電圧位相、大きさ検出器4の詳細図



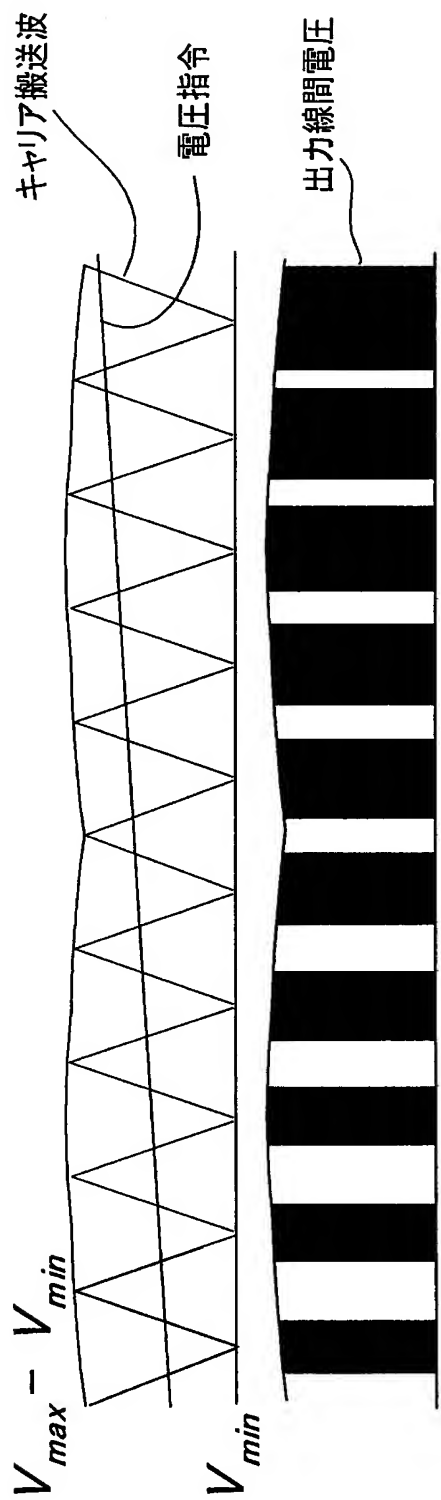
[図3]



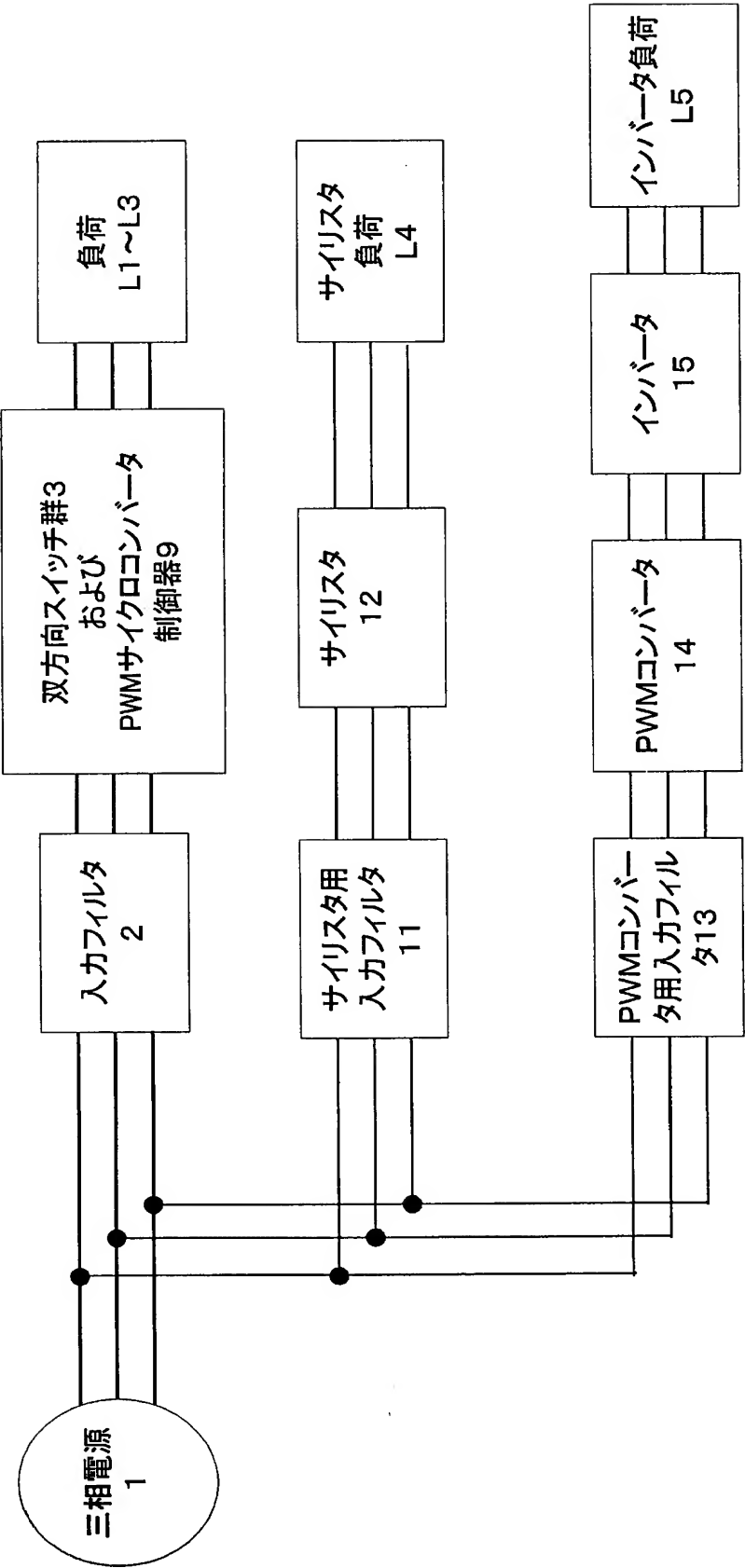
[図4]



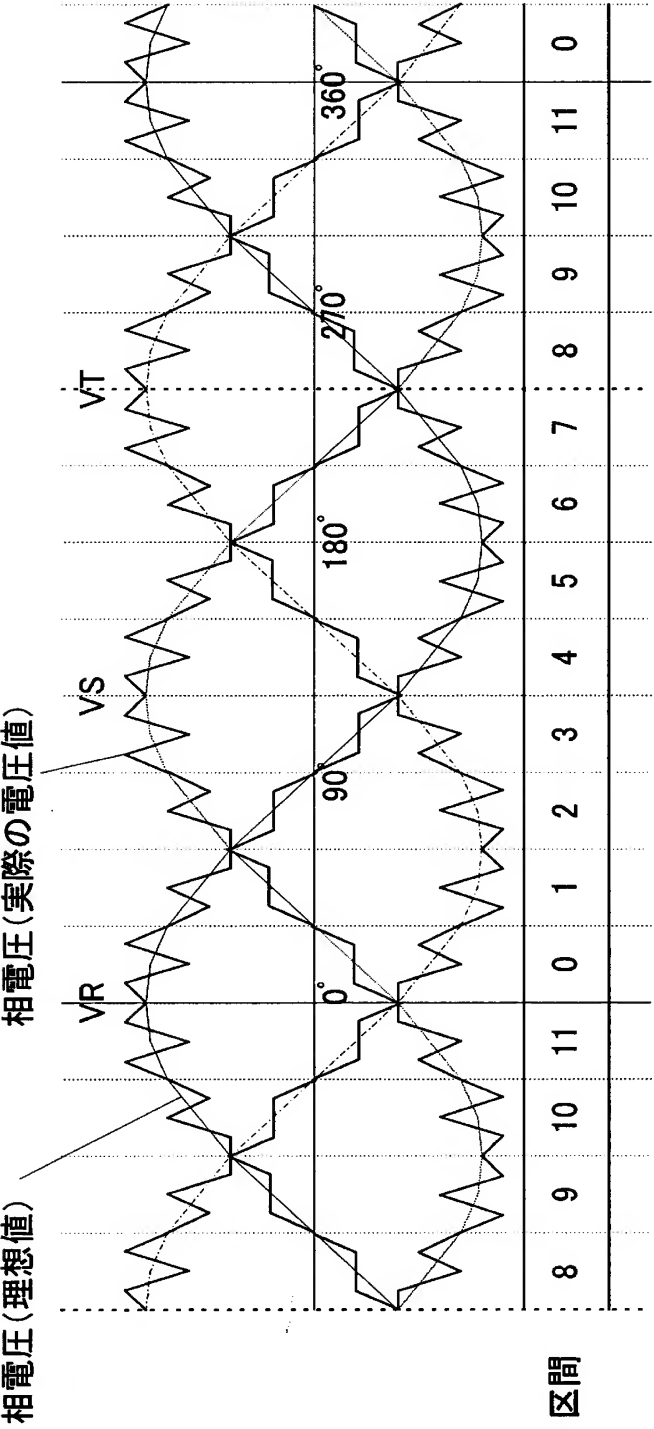
[図5]



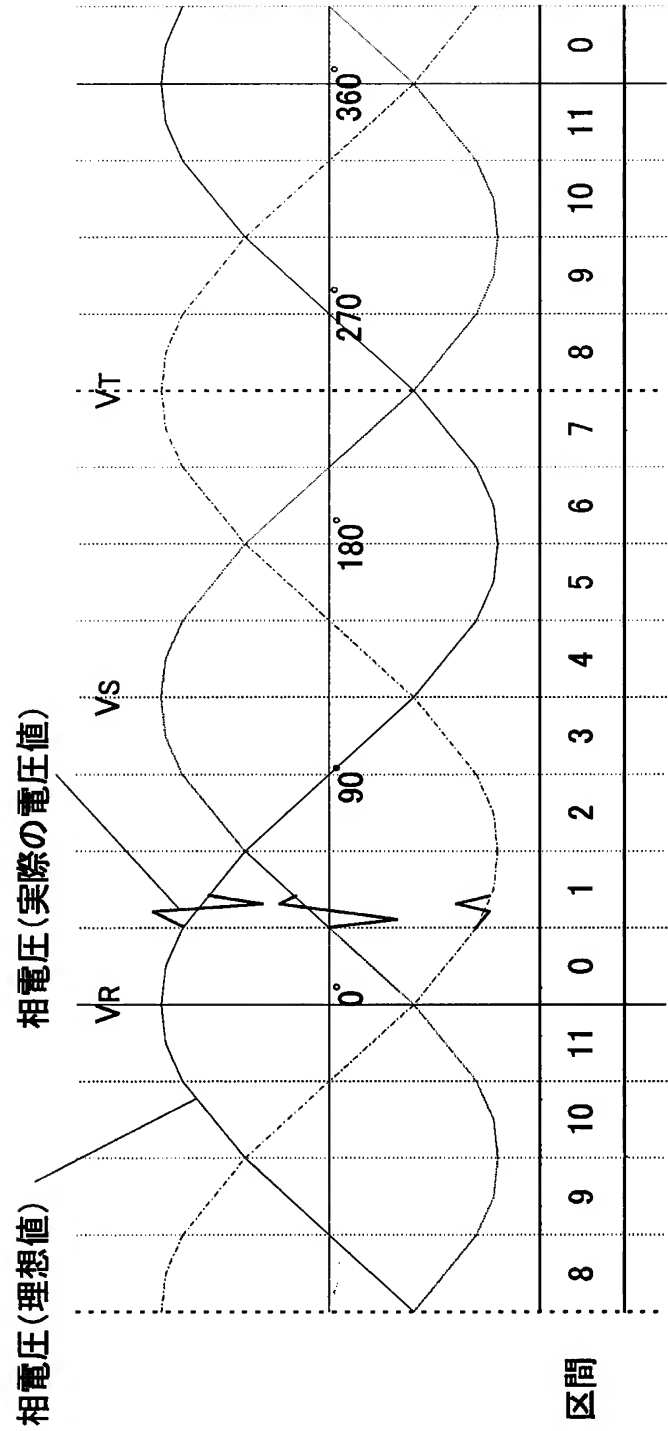
[図6]



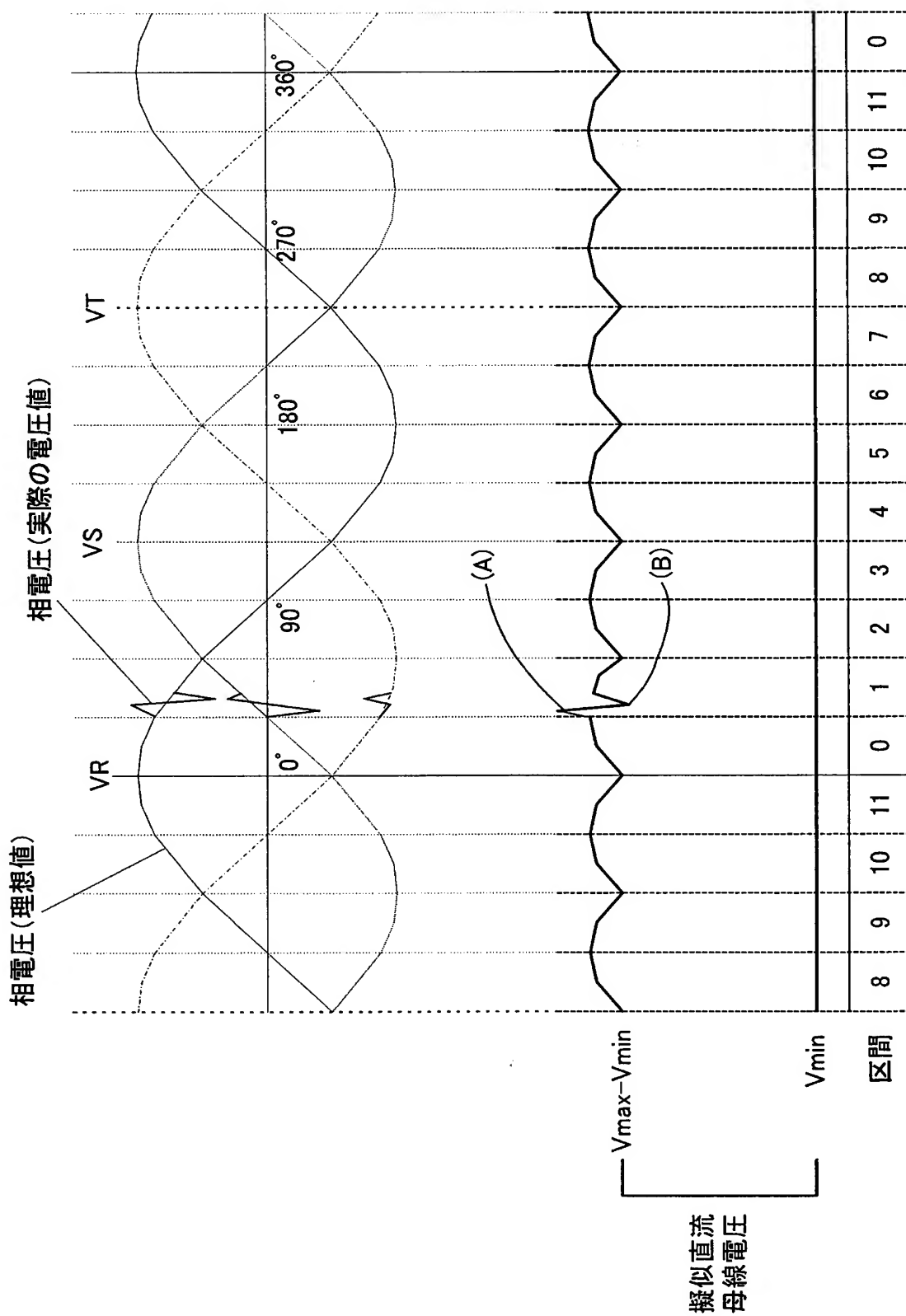
[図7]



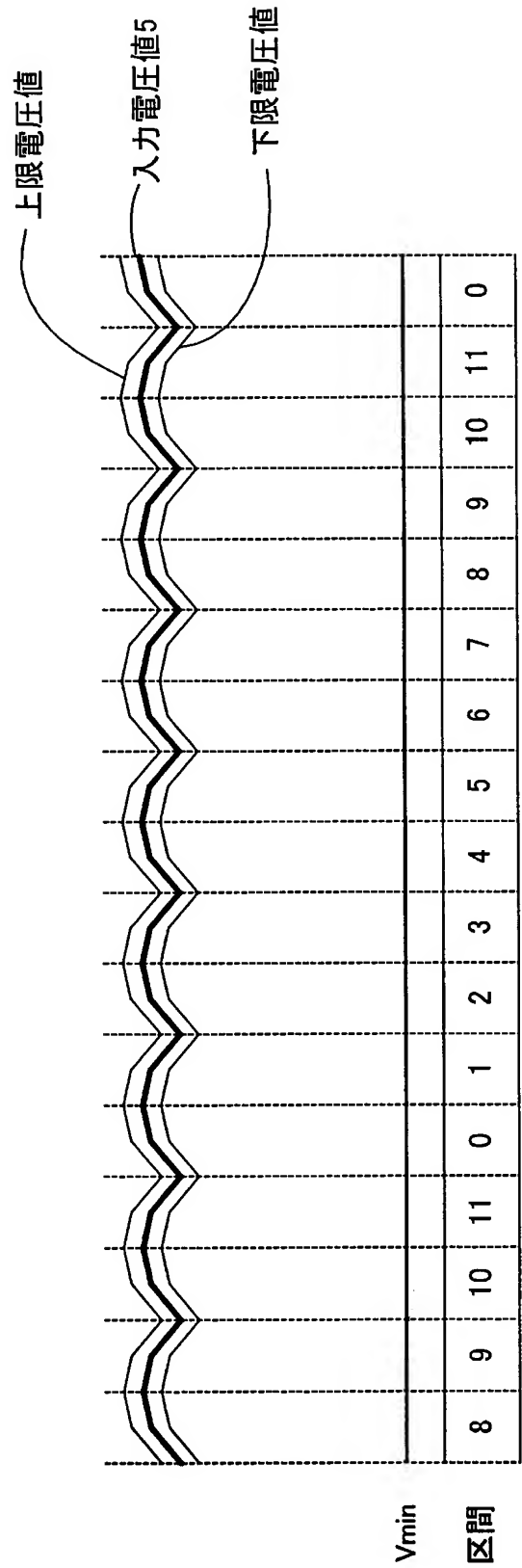
[図8]



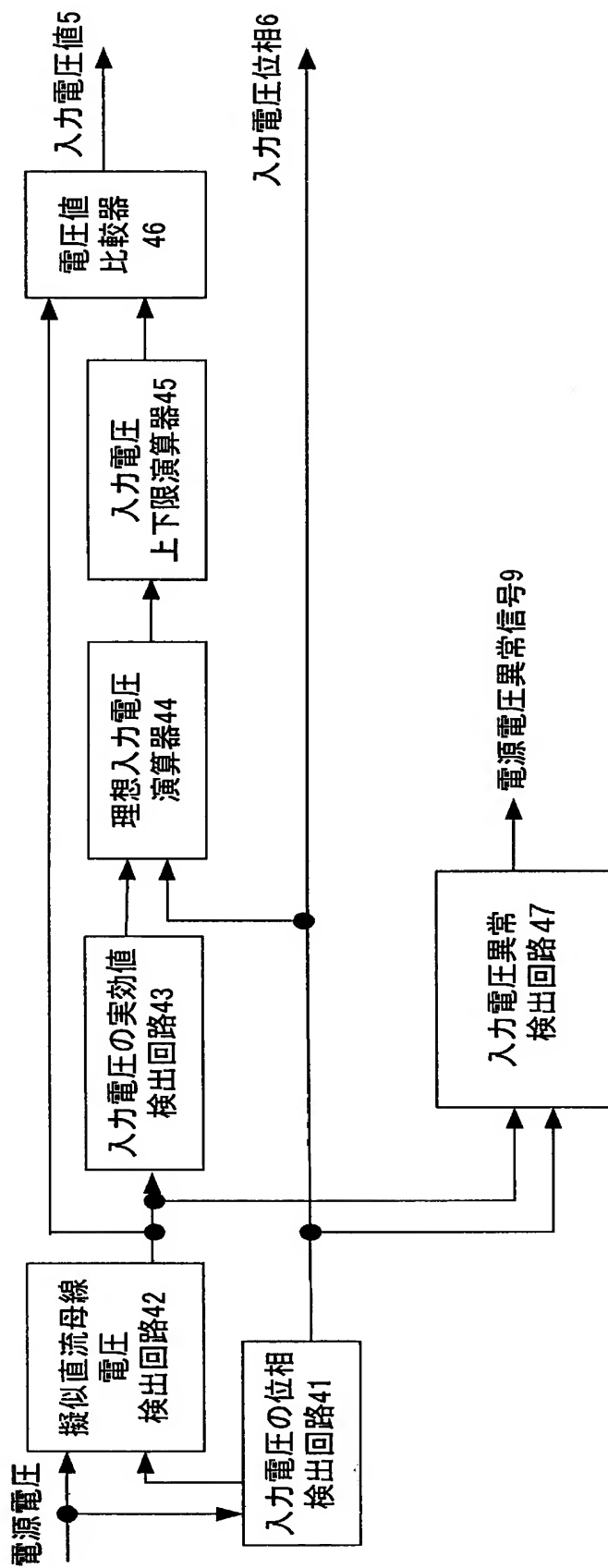
相電圧(理想値)



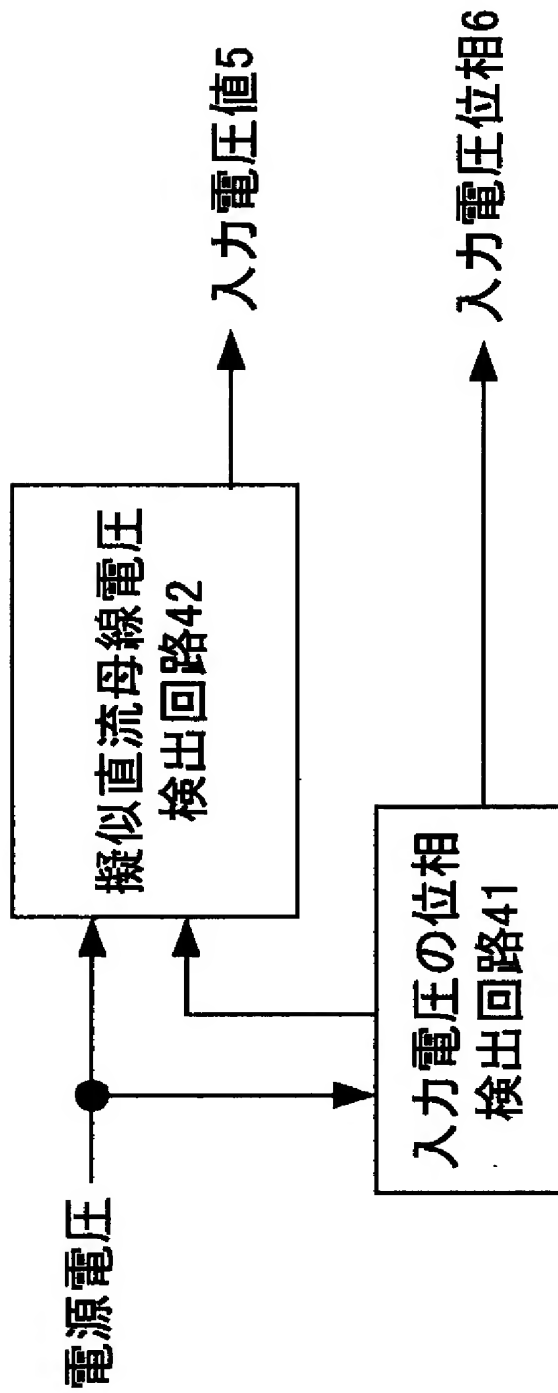
[図10]



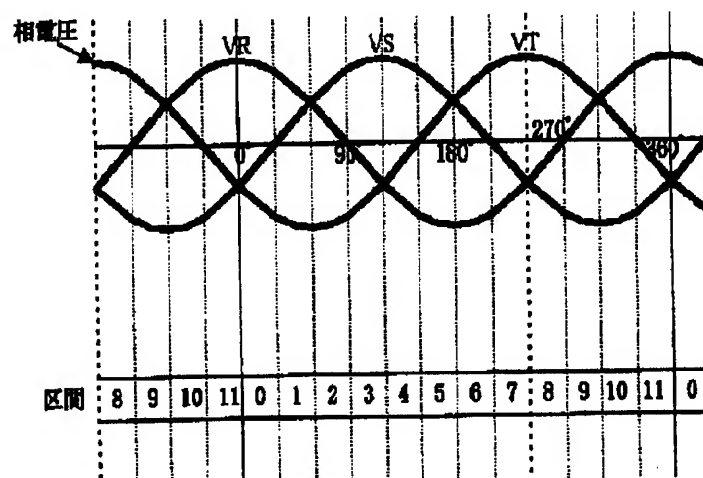
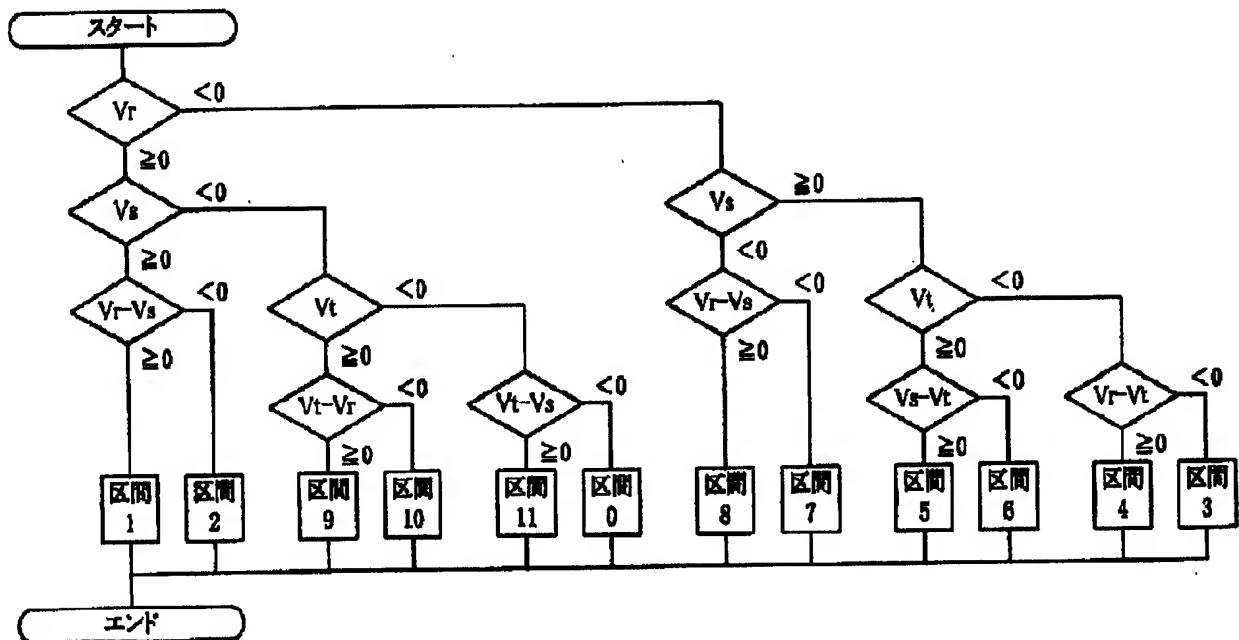
[図12]



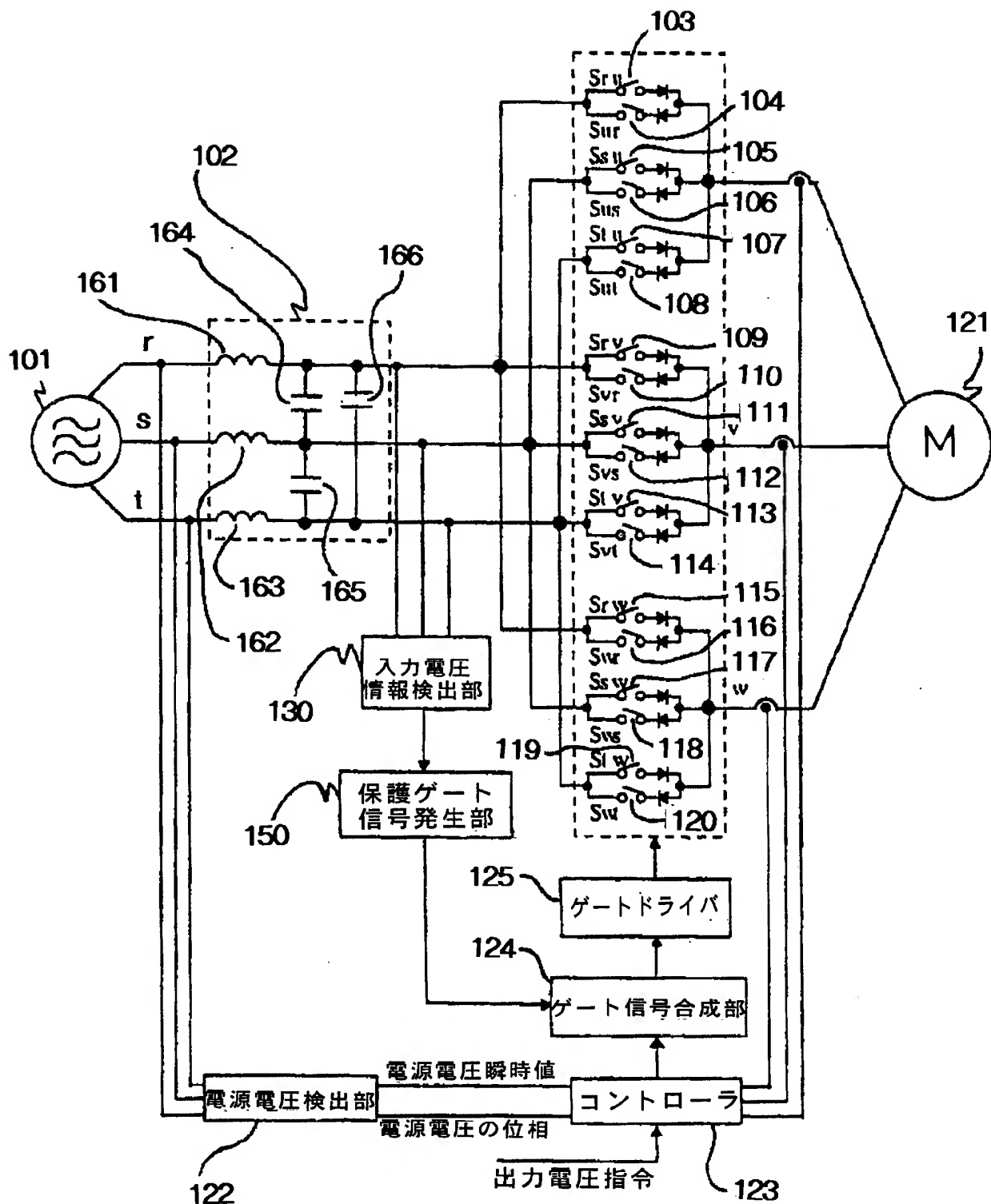
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018802

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H02M5/297

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H02M5/00-5/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 01/67590 A1 (Yaskawa Electric Corp.), 13 September, 2001 (13.09.01), Full text & EP 1286455 A1 & JP 2001-258259 A & US 2003/0052544 A1 & CA 2402426 A & CN 1416614 T & TW 513848 B	1-4
A	JP 11-341807 A (Yaskawa Electric Corp.), 10 December, 1999 (10.12.99), Full text (Family: none)	1-4
A	JP 2003-309974 A (Yaskawa Electric Corp.), 31 October, 2003 (31.10.03), Full text (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
08 March, 2005 (08.03.05)

Date of mailing of the international search report
22 March, 2005 (22.03.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018802

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>WO 00/27019 A1 (Yaskawa Electric Corp.), 11 May, 2000 (11.05.00), Full text & EP 1154552 A1 & US 6351397 B1 & JP 2000-139076 A & CN 1325559 T</p>	1-4

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H02M 5/297

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H02M 5/00-5/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2005年
 日本国登録実用新案公報 1994-2005年
 日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	WO 01/67590 A1 (株式会社安川電機) 13.09.2001, 全文 & EP 1286455 A1 & JP 2001-258259 A & US 2003/0052544 A1 & CA 2402426 A & CN 1416614 T & TW 513848 B	1-4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

08.03.2005

国際調査報告の発送日

22.3.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

3V 2917

櫻田 正紀

電話番号 03-3581-1101 内線 3356

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-341807 A (株式会社安川電機) 10. 12. 1999, 全文 (ファミリーなし)	1-4
A	JP 2003-309974 A (株式会社安川電機) 31. 10. 2003, 全文 (ファミリーなし)	1-4
A	WO 00/27019 A1 (株式会社安川電機) 11. 05. 2000, 全文 & EP 1154552 A1 & US 6351397 B1 & JP 2000-139076 A & CN 1325559 T	1-4